



Sughrue

SUGHRUE MION ZINN MACPEAK & SEAS, PLLC

21 *Purcell*
2100 Pennsylvania Avenue, NW
Washington, DC 20037-5213
202.293.3000
202.293.7860

www.sughrue.com

August 28, 2001

BOX PATENT APPLICATION
Commissioner for Patents
Washington, D.C. 20231

jc996 U.S. PTO
09/939604
08/28/01

Re: Application of Goang-seog CHOI, Soo-won KIM
PRE-DECODER FOR A TURBO DECODER, FOR RECOVERING
PUNCTURED PARITY SYMBOLS, AND A METHOD FOR RECOVERING A
TURBO CODE
Assignee: SAMSUNG ELECTRONICS CO., LTD.
Our Ref. Q64312

Dear Sir:

Attached hereto is the application identified above including nineteen (19) sheets of the specification, including the claims and abstract, five (5) sheets of drawings, executed Assignment and PTO 1595 form, and executed Declaration and Power of Attorney.

The Government filing fee is calculated as follows:

Total claims	7 - 20	=		x	\$18.00	=	\$0.00
Independent claims	2 - 3	=		x	\$80.00	=	\$0.00
Base Fee							\$710.00
TOTAL FILING FEE							\$710.00
Recordation of Assignment							\$40.00
TOTAL FEE							\$750.00

Checks for the statutory filing fee of \$710.00 and Assignment recordation fee of \$40.00 are attached. You are also directed and authorized to charge or credit any difference or overpayment to Deposit Account No. 19-4880. The Commissioner is hereby authorized to charge any fees under 37 C.F.R. §§ 1.16 and 1.17 and any petitions for extension of time under 37 C.F.R. § 1.136 which may be required during the entire pendency of the application to Deposit Account No. 19-4880. A duplicate copy of this transmittal letter is attached.

Priority is claimed from January 08, 2001 based on Korean Patent Application No. 2001-962. The priority document is enclosed herewith.

Respectfully submitted,
SUGHRUE, MION, ZINN,
MACPEAK & SEAS, PLLC
Attorneys for Applicant

By: *Darryl Mexic*
Darryl Mexic
Registration No. 23,063

DM/plr



JC996 U.S. PTO
09/939604
08/28/01

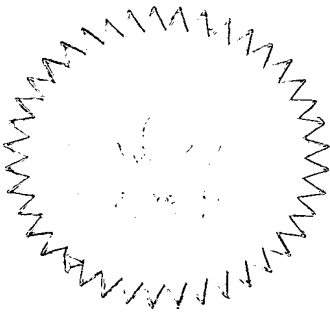
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원 번호 : 특허출원 2001년 제 962 호
Application Number

출원 년 월 일 : 2001년 01월 08일
Date of Application

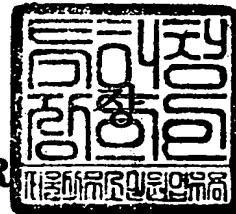
출원 인 : 삼성전자 주식회사
Applicant(s)



2001 년 02 월 09 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2001.01.08
【발명의 명칭】	평처링된 터보코드를 복원하는 프리디코더 및 터보코드의 복원방법
【발명의 영문명칭】	Pre-Decoder for recovering a punctured turbo code and method therefor
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	정홍식
【대리인코드】	9-1998-000543-3
【포괄위임등록번호】	2000-046970-1
【발명자】	
【성명의 국문표기】	최광석
【성명의 영문표기】	CHOL, GOANG SEOG
【주민등록번호】	650207-1122723
【우편번호】	463-050
【주소】	경기도 성남시 분당구 서현동 87 시범단지 한신아파트 11동 1603호
【국적】	KR
【발명자】	
【성명의 국문표기】	김수원
【성명의 영문표기】	KIM, SOO WON
【주민등록번호】	520110-1024527
【우편번호】	137-040
【주소】	서울특별시 서초구 반포동 1278번지 반포아파트 87동 302호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 식 (인) 정홍

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 5 면 5,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 34,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통 2. 위임장_1통

【요약서】**【요약】**

평처링된 터보코드를 디코딩하는 터보디코더에 사용되는 프리디코더(Pre-Decoder)가 개시된다. 터보코드는 복수의 패리티비트열로 구성되며 패리티비트열의 일부가 평처링되어 있다. 프리디코더는 데이터비트열에 대해 터보인코더와 동일한 연산을 수행하여 패리티비트열의 추정치를 산출하는 연산부, 패리티비트열을 추정치와 각각 비교하는 비교부, 및 패리티비트열의 각 비트가 추정치의 대응되는 비트들과 동일한 경우 패리티비트열의 평처링된 비트들을 추정치의 평처링된 부분에 대응되는 비트의 값들로 대체하는 복원부로 구성된다. 평처링된 패리티비트의 전부 또는 일부가 프리디코더에 의해 복원된 후 터보디코더에 제공된다. 따라서, 터보디코더의 디코딩 성능이 향상된다.

【대표도】

도 3

【색인어】

터보코드, MAP, 프리디코더, 평처링, 터보디코더

【명세서】**【발명의 명칭】**

평처링된 터보코드를 복원하는 프리디코더 및 터보코드의 복원방법{Pre-Decoder for recovering a punctured turbo code and a method therefor}

【도면의 간단한 설명】

도 1은 종래의 터보인코더의 블록도,

도 2는 종래의 터보디코더의 블록도,

도 3은 본 발명에 따른 터보코드용 프리디코더의 블록도,

도 4는 도 3에 도시된 프리디코더가 터보디코더에 적용된 예를 도시한 블록도, 그리고

도 5는 본 발명에 따른 평처링된 터보코드의 복원방법의 흐름도이다.

* 도면의 주요 부분에 대한 부호의 설명 *

10 : 연산부 20 : 비교부

30 : 복원부 40 : 이진화부

50 : 디멀티플렉서(demultiplexer) 60 : 디모듈레이터

100 : 프리디코더 200 : 터보디코더

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<11> 본 발명은 터보디코더에 적용되는 프리디코더(Pre-Decoder)에 관한 것으로서, 보다

상세하게는, 패리티비트(Parity Bit)가 평처링되어 전송된 터보코드의 평처링된 부위를 복원하여 터보디코더에 제공하는 프리디코더에 관한 것이다.

<12> 일반적으로 무선 디지털통신에서는 채널상의 에러를 보정하기 위해 송신단에서 에러정정코드를 가하고 디코더에서 에러를 보정하는 방법을 사용한다. 이러한 에러보정 가능한 코딩 방식 중 하나로 사용되는 것이 터보코드(Turbo Code)이다. 터보코드는 미국향 CDMA2000 및 유럽향 W-CDMA에서 높은 데이터율(data rate)을 필요로 하는 채널에 채택되고 있다. 이 터보코드는 낮은 수신전력에서도 반복복호를 행함으로써 이론적인 한계치인 샤논한계(Shannon Limit)에 매우 근접하는 것으로 알려져 있다. 이 터보코드의 복호방법에는 SOVA(Soft-Output Viterbi Algorithm) 방식과 MAP(Maximum A Posteriori) 방식이 있는데, MAP방식이 SOVA방식보다 채널환경이 좋은 AWGN(Additive White Gaussian Noise)환경에서 0.38dB 정도, 그리고 채널환경이 좋지 않은 레이라이페이딩(Rayleigh Fading)환경에서 3dB 정도 더 높은 코딩이득(coding gain)을 갖는 것으로 알려져 있다. 그리고, 같은 MAP복호방식에서도 코드율(code rate) $R=1/3$ 인 경우가 $R=1/2$ 인 경우보다 더 높은 코딩이득(coding gain)을 갖지만 대역효율면에서 좋지 않게 된다. 그래서 많은 경우에 $R=1/3$ 인 상태에서 평처링한 $R=1/2$ 로 인코딩한다.

<13> 도 1은 일반적인 터보코드를 생성하는 터보인코더를 도시한 도면으로서, $R=1/3$ 인 터보인코더를 도시한 것이다. 터보인코더는 병렬연접된(parallel concatenated) 두 개의 RSC(Recursive Systematic Convolutional)블록(RSC1, RSC2)

과 한 개의 인터리버(interleaver)로 구성되어 있다. 정보비트 시퀀스(d_k)는 첫번째 RSC블록(RSC1)에 입력되고, RSC블록(RSC1)은 첫번째 패리티비트열(Y_{1k})을 생성한다. 정보비트시퀀스(d_k)는 이와 동시에 인터리버(interleaver)에 입력되어 프레임 단위로 저장된다. 인터리버에 입력된 정보비트시퀀스(d_k)는 인터리버에 의해 인터리빙(interleaving)되고, 인터리빙된 정보비트시퀀스(d_k')가 두번째 RSC블록(RSC2)에 입력된다. RSC블록(RSC2)은 두번째 패리티비트열(Y_{2k})을 생성한다.

<14> 입력된 정보비트열(d_k)가 그대로 출력된 X_k 와 첫번째 및 두번째 패리티비트열 Y_{1k} , Y_{2k} 가 합해져 부호시퀀스가 ($X_1, Y_{11}, Y_{21}, X_2, Y_{12}, Y_{22}, X_3, Y_{13}, Y_{23}, \dots$)인 터보코드가 생성되게 되며, 이때 코드율(code rate) $R=1/3$ 이 된다. 여기서 대개는 전송효율을 높이기 위해 패리티비트(Y_k)를 평처링(Puncturing)하게 되는데, 대개의 경우와 같이 패리티비트의 각 열을 교호적으로 평처링하는 방식에 따라 $R=1/2$ 로 평처링하면 부호시퀀스가 ($X_1, Y_{11}, X_2, Y_{22}, \dots, X_{N-1}, Y_{1N-1}, X_N, Y_{2N}$)과 같이 된다(여기서, N 은 짝수). 이 부호시퀀스를 BPSK(Binary Phase Shift Keying)로 변조한 뒤 채널상으로 전송하게 된다. 즉, 1과 0의 부호시퀀스는 +1과 -1의 전송심벌로 변환된 후 채널상으로 송신된다.

<15> 채널을 거쳐 수신되는 전송심벌에는 여러 가지 잡음이 더해진다. 이를 수식적으로 표현하면 다음과 같다.

$$<16> \quad x_k = (2X_k - 1) + P_k$$

$$<17> \quad y_k = (2Y_k - 1) + Q_k$$

<18> 여기서, X_k 와 x_k 는 각각 전송 및 수신된 데이터비트열이고, Y_k 와 y_k 는 각각 전송 및 수신된 패리티비트열이며, P_k 와 Q_k 는 서로 독립적인 잡음(noise)이다.

<19> MAP방식을 이용한 터보디코더의 일반적인 블록도는 도 2에 도시된 바와 같이 두 개의 디코더(Dec1, Dec2)가 직렬연접된(Serial Concatenated) 형태로 나타낼 수 있다. 이러한 터보디코더의 원리를 설명하면 다음과 같다.

<20> 수신된 한 프레임의 심벌시퀀스를 R^N_1 이라 하자. 이때,

<21> $R^N_1 = (R_1, \dots, R_k, \dots, R_N)$

<22> 으로 표현할 수 있다.

<23> 여기서 $R_k = (x_k, y_k)$ 이고, 시간 k 에서의 수신심벌들이다.

<24> 복호되는 d_k 와 관련된 가능성율(Likelihood rate) λ_k 를 다음과 같이 정의한다.

<25> $\lambda = P(d_k=1 | R^N_1) / (P(d_k=0 | R^N_1))$

<26> 여기서, $P(d_k=i | R^N_1)$, $i=0,1$ 은 정보비트 d_k 의 APP(A Posteriori Probability)이다. MAP방식이란 이 APP가 최대가 되도록 정보비트 d_k 를 선택하는 방식이다.

<27> 첫번째 복호기(Dec1)는 정보비트 d_k 의 사전확률비(A Priori Ratio) $L_a(d_k)$ 와 수신 정보심벌에 대한 값 $L(x_k)$ 와 첫번째 인코더(RSC1)에 의한 패리티의 수신심벌에 대한 값 $L(y_{1k})$ 를 가지고 정보비트 d_k 의 외부정보(Extrinsic Information)을 만들어낸다. 첫번째 반복에서 제1디코더(Dec)의 $L_a(d_k)$ 는 0이 된다. 왜냐하면 d_k 의 값은 1 혹은 0을 구성되는데, 송신단에서 1의 사전확률과 0의 사전확률이 똑같이 1/2로 가정할 수 있으므로 비율은 $(1/2)/(1/2)$ 이지만 로그도메인(Log-domain)에서 계산될 때는 $\log 1=0$ 이 되게 된다. $L(x_k)$ 와 $L(y_k)$ 는 x_k 와 y_{1k} 값에다 채널신뢰도(Channel Reliability, L_c)를 곱한 값이 된다. 이러한 입력값을 가지고 제1디코더(Dec1)의 출력 $L_1(d_k)$ 는 다음 식과 같은 항의 조합으로 이루어진다.

<28>
$$L_1(d_k) = L_a(d_k) + L(x_k) + L_{e1}(d_k)$$

<29> 여기서, $L_a(d_k)$ 와 $L(x_k)$ 항은 입력으로 받아들인 항으로서, 출력에서 이 항들을 빼면 제1디코더(Dec1)가 생성해내는 외부정보는 $L_{e1}(d_k)$ 가 된다. 이 항은 각 d_k 에 관계하는 항으로 제2디코더(Dec2)에서 정보비트의 사전확률비로 활용된다.

<30> 첫번째 반복의 제1디코더(Dec1)의 입력을 살펴보면 정보비트(d_k)의 사전확률비 $L_a(d_k)$ 는 제1디코더(Dec1)에서 구한 $L_{e1}(d_k)$ 가 되고, 수신 정보심벌에 대한 값 $L(x_k)$ 와 두번째 RSC블록(RSC2)에 의한 패리티의 수신심벌에 대한 값 $L(y_{2k})$ 를 입력으로 하게 된다. 여기서 수신패리티 심벌은 송신단에서 인터리빙된 상태에서 얻어진 값이므로 사전확률비 값으로 활용되는 제1디코더(Dec1)의 외부정보 $L_{e1}(d_k)$ 와 정보심벌값 $L(x_k)$ 는 인터리빙을 해서 복호되어진다. 제2디코더(Dec2)의 출력 $L_2(d_k)$ 는 다음식과 같은 항의 조합으로 이루어진다.

<31>
$$L_2(d_k) = L_a(d_k)(=L_{e1}(d_k)) + L(x_k) + L_{e2}(d_k)$$

<32> $L_{e2}(d_k)$ 는 제2디코더(Dec2)가 생성해내는 외부정보이고 두번째 반복에서 제1디코더(Dec1)의 사전확률비값으로 사용되어진다.

<33> 송신단에서 보내지는 정보 및 패리티심벌은 +1, -1로 변조되어 전송된다. 만약 채널상에 잡음(noise)이 존재하지 않는다면, +1은 +1로, -1은 -1로 수신되겠지만, 실제로는 채널상의 잡음이 존재하여 그렇지 못하다. 약간의 잡음이 존재하는 경우에, +1은 +0.9, +1.1, +0.8, +1.2 등과 같이 +1을 중심으로 잡음에 의한 영향만큼 벗어나서 수신되고 -1의 경우에도 동일하다. 그리고, 이러한 수신심벌값에 채널신뢰도 L_c 이 곱해진 값이 터보복호기에 입력된다. 채널이 AWGN(Additive White Gaussian Noise)채널인 경우

L_c 는 $2/\sigma^2$ 이 되어 수신심벌에 곱해지게 된다. 제1디코더(Dec1)의 경우에는 입력되는 $L(x_k)$ 와 $L(y_k)$ 가 각각의 수신심벌 x_k 와 y_{1k} 에다 L_c 를 곱해서 생성해낸 것이다. 제1디코더(Dec1)에서 시간 k 번째 정보비트의 외부정보는 다음식과 같다.

$$<34> \quad L_{e1}(d_k) = \text{Log} \left(\frac{\sum \alpha_{k-1}(s) \gamma_k(d_k=1) \beta_k(s')}{\sum \alpha_{k-1}(s) \gamma_k(d_k=0) \beta_k(s')} \right)$$

<35> 여기서, $\alpha_{k-1}(s)$ 는 시간 $k-1$ 이고 상태(state) s 에서의 순방향 상태메트릭(feedforward state metric)이고, $\beta_k(s')$ 는 시간 k 이고 상태(state) s' 에서의 역방향 상태메트릭(feedback state metric)이고, $\gamma_k(d_k=1)$ 는 시간 k 이고 정보비트의 예상치가 1($d_k=1$)인 가지메트릭(branch metric)이고, $\gamma_k(d_k=0)$ 는 시간 k 이고 정보비트의 예상치가 0($d_k=0$)인 가지메트릭(branch metric)이다. $\alpha_{k-1}(s)$ 는 시간 $t=0$ (initial)에서의 $\alpha_0(s)$ 에서 수신심벌 $L(x_k)$ 와 $L(y_{1k})$ 를 이용해서 $\alpha_0(s)$, $\alpha_2(s)$, ... 와 같이 계산되고, $\beta_k(s')$ 는 시간 $t=N$ 에서의 $\beta_N(s')$ 에서 수신심벌 $L(x_k)$ 와 $L(y_{1k})$ 를 이용해서 $\beta_{N-1}(s')$, $\beta_{N-2}(s')$, ... 와 같이 계산된다. 즉, $\alpha_{k-1}(s)$ 와 $\beta_k(s')$ 의 갱신(update)에 k 번째 수신심벌들이 이용된다는 것을 의미한다. 결국 반복적인 MAP방식을 이용한 터보복호는 모든 심벌들의 외부정보를 개선시켜나가는 작업이라고 할 수 있다.

<36> 전술한 바와 같이, 디지털 통신시스템은 대역효율의 문제 때문에 송신단에서 인코딩되는 터보코드를 평처링(punctured)하여 송신하는 경우가 많다. 예컨대, 코드율(code rate)이 $R=1/3$ 인 코드를 $R=1/2$ 로 평처링하는 경우 등이다. 즉, 송신단

에서 $(X_1, Y_{11}, X_2, Y_{22}, X_3, Y_{13}, X_4, Y_{24}, \dots, X_{N-1}, Y_{1N-1}, X_N, Y_{2N})$ 과 같이 인코딩된 심벌들은, 수신단에서 $(x_1, y_{11}, x_2, y_{22}, x_3, y_{13}, x_4, y_{24}, \dots, x_{N-1}, y_{1N-1}, x_N, y_{2N})$ 와 같이 수신된다. 이 수신심벌들은 직렬연접된 복호기에 입력되기 위해 R_k 로 포맷팅되는데, 제1디코더(Dec1)에 입력되는 수신심벌들은 $R_1=(x_1, y_{11}), R_2=(x_2, 0), R_3=(x_3, y_{13}), R_4=(x_4, 0), \dots, R_n=(X_n, 0)$ 가 되어 각 정보비트에 대한 외부정보가 구해지고, 제2디코더(Dec2)에 입력되는 수신심벌(인터리빙을 무시한다고 가정한다.)들은 $R_1=(x_1, 0), R_2=(x_2, y_{22}), R_3=(x_3, 0), R_4=(x_4, y_{24}), \dots, R_n=(X_n, y_{2n})$ 가 되어 각 정보비트에 대한 외부정보가 개선되게 된다. 여기서, 평처링된 패리티심벌은 수신단에서 정보가 없으므로 0으로 대치되었다. 이는 외부정보의 개선을 느리게 하고 원하는 성능(주어진 E_b/N_0 상에서의 비트에러율(BER : bit error ratio))까지 도달하는 데 더 많은 반복(iteration)을 요하게 된다.

<37> 즉, 상기와 같은 종래의 터보디코더를 사용하여 디코딩을 수행하는 경우에는, 평처링되어 송신된 부분은 수신단에서 알 수 없으므로, 수신단에서는 이를 단순히 0으로 대치시켜 터보인코딩을 수행하게 된다. 따라서, 터보디코더는 원하는 디코딩 성능을 얻기까지 많은 반복동작을 수행하여야 하는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<38> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 평처링되어 송신된 터보코드를 디코딩하기 전에 수신된 터보코드의 평처링된 부분을 복원하여 디코딩을 행함으로써 터보디코더의 디코딩 성능을 향상시킬 수 있는 터보디코더용 프리디코더(Pre-Decoder), 및 평처링된 터보코드의 복원방법을 제공하는 것이다.

【발명의 구성 및 작용】

- <39> 상기 목적을 달성하기 위한 본 발명에 따른 터보디코더용 프리디코더(Pre-Decoder)는, 데이터비트열에 대해 터보인코더가 패리티비트열을 생성하는 연산과 동일한 연산을 수행하여, 상기 패리티비트열의 추정치를 산출하는 연산부; 복수의 상기 패리티비트열을 상기 연산부에서 산출된 상기 추정치와 각각 비교하는 비교부; 및 상기 비교부의 비교 결과 상기 패리티비트열의 각 비트가 상기 추정치의 대응되는 비트들과 동일한 경우, 상기 패리티비트열의 평처링된 비트들을 상기 추정치의 상기 평처링된 부분에 대응되는 비트의 값들로 대체함으로써 평처링된 부분을 복원하는 복원부를 포함하는 것을 특징으로 한다.
- <40> 상기 비교부의 비교 결과 동일하지 않은 비트가 존재하는 경우에는, 상기 복원부는 상기 동일하지 않은 비트 이후에 입력되는 평처링된 비트들에 대해서 소정의 값, 예컨대 '0'을 부여한다.
- <41> 평처링된 비트들의 전부 또는 일부가 복원되므로, 터보디코더의 디코딩 성능이 개선되고 MAP방식의 터보디코더의 반복(iteration) 회수를 줄일 수 있게 된다. 따라서, 정확하고 신속한 디코딩 작동을 수행할 수 있게 된다.
- <42> 한편, 본 발명에 따르면, 수신된 터보코드로부터 상기 데이터비트열과 복수의 상기 패리티비트열을 각각 분리하는 단계; 상기 데이터비트열에 대해 터보인코더가 상기 패리티비트열을 생성하는 연산과 동일한 연산을 수행하여, 상기 패리티비트열의 추정치를 산출하는 단계; 복수의 상기 패리티비트열을 상기 추정치와 각각 비교하는 단계; 및 상기 비교단계에서의 비교 결과 상기 패리티비트열의 각 비트가 상기 추정치의 대응되는 비트들과 동일한 경우, 상기 패리티비트열의 평처링된 비트들을 상기 추정치의 상기 평처링

된 부분에 대응되는 비트의 값들로 대체하는 단계를 포함하는 것을 특징으로 하는 평처리된 터보코드의 복원방법이 제공된다.

<43> 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다.

<44> 도 3은 본 발명에 따른 터보코드용 프리디코더(Pre-Decoder)의 블록도이다. 본 실시예에서는, 전술한 종래기술의 설명에서 예시한 바와 같이, 코드율(code rate) $R=1/3$ 인 터보코드가 $R=1/2$ 인 터보코드로 평처리된 예를 설명하며, 특히, 상기한 바와 같이 두 개의 패리티비트열의 각 비트가 교호적으로 평처리된 예, 즉, $(X_1, Y_{11}, Y_{21}, X_2, Y_{12}, Y_{22}, X_3, Y_{13}, Y_{23}, \dots)$ 인 터보코드가 $(X_1, Y_{11}, X_2, Y_{22}, \dots, X_{N-1}, Y_{1N-1}, X_N, Y_{2N})$ 과 같이 평처리된 경우를 예로 들어 본 발명을 설명한다.

<45> 프리디코더(Pre-Decoder)(100)는, 수신되는 터보코드의 데이터비트열 및 각 패리티비트열을 이진화하는 이진화부(40), 후술되는 바와 같이 패리티비트열의 추정치를 산출하는 연산부(10), 추정치와 패리티비트열을 비교하는 비교부(20), 및 비교부(20)의 비교결과에 기초하여 패리티비트열의 평처리된 비트들을 복원하는 복원부(30)를 포함한다. 프리디코더(100)는 디모듈레이터(Demodulator)(60)로부터 전송되는 신호를 디멀스(DEMUX : demultiplexer)(50)를 거쳐 수신하며, 프리디코더(100)의 출력은 후술되는 바와 같이 터보디코더에 입력된다. 디멀스(50)는 디모듈레이터(60)로부터 수신된 신호를 데이터비트열(x_k)과 패리티비트열(y_{1k}, y_{2k})로 분리하며, 분리된 데이터비트열(x_k)과 패리티비트열(y_{1k}, y_{2k})이 프리디코더(100)에 입력되게 된다.

<46> 이진화부(40)는 4개의 하드리미터(hard limiter)(40a 내지 40d)로 구성되어 있다. 제1 및 제3하드리미터(40a, 40c)에는 데이터비트열(x_k)이 입력되고, 제2하드리미터(40b)

에는 제1패리티비트열(y_{1k})이 입력되며, 제4하드리미터(40d)에는 제2패리티비트열(y_{2k})이 입력된다. 각 하드리미터(40a 내지 40d)는 입력된 비트열의 연화값(soft-value)을 +1 또는 -1로 이진화한다.

<47> 연산부(10)는 두 개의 RSC(Recursive Systematic Convolutional)블록(11, 12)과 하나의 인터리버(interleaver)(15)로 구성되어 있다. 각 RSC블록(11, 12)은 도 1의 종래 기술의 설명에서 기 설명한 바와 같이 터보인코더의 RSC블록들(RSC1, RSC2)과 각각 동일한 기능을 한다. 또한 인터리버(15)도 도 1의 종래기술에서 설명한 터보인코더 내의 인터리버와 동일한 기능을 한다. 따라서, 연산부(10)는 데이터비트열(x_k)에 대해 터보코드의 인코딩시 패리티비트열(Y_{1k} , Y_{2k})을 생성하는 연산과 동일한 연산을 수행하게 된다.

<48> 비교부(20)는 두 개의 비교기(comparator)(21, 22)로 구성되어 있다. 각 비교기(21, 22)에는 각 RSC블록(11, 12)의 출력과 제2 및 제4하드리미터(40b, 40d)의 출력이 입력된다. 각 비교기(21, 22)는 입력되는 신호가 동일한지 여부를 판단하며, 판단 결과는 복원부(30)에 입력된다.

<49> 복원부(30)는 두 개의 복원기(31, 32)로 구성되어 있다. 각 복원기(31, 32)에는 '0'과 각 RSC블록(11, 12)의 출력(-1 또는 +1)이 입력된다. 비교기(21, 22)에서 비교 결과 동일하지 않다고 판단된 경우에는 복원기(31, 32)는 '0'을 출력하며, 동일하다고 판단된 경우에는 복원기(31, 32)는 그에 입력되는 RSC블록(11, 12)의 출력을 출력한다.

<50> 도 4는 본 발명에 따른 프리디코더(100)가 터보디코더(200)에 연결된 상태를 도시한 도면이다. 터보디코더(200)에는 디믹스(50)가 출력하는 비트열 중 데이터비트열(x_k)과 프리디코더(100)의 각 복원기(31, 32)의 출력(y_{1k}^{\wedge} , y_{2k}^{\wedge})이 입력된다. 터보디코더

(200)의 구성은 도 2를 참조하여 설명한 종래의 터보디코더(100)와 동일하며, 따라서, 터보디코더(200)는 코드율(code rate) $R=1/3$ 인 터보코드를 전술한 바와 같은 반복동작(iteration)에 의해 디코딩하여 정보비트열(d_k)을 추출해낸다.

<51> 도 5를 참조하여 본 발명에 따른 터보디코더용 프리디코더의 평처링된 터보코드 복원과정을 설명하면 다음과 같다.

<52> 먼저, 디믹스(50)는 디모듈레이터(60)로부터 터보코드를 수신하고(S1), 수신된 터보코드로부터 데이터비트열(x_k)과 제1 및 제2 패리티비트열(y_{1k} , y_{2k})을 각각 분리해낸다(S2). 프리디코더(100)내의 이진화부(40)는 데이터비트열(x_k)과 패리티비트열(y_{1k} , y_{2k})의 값들을 그 크기에 따라 +1 또는 -1의 값으로 이진화한다. 이에 따라 데이터비트열(x_k)과 패리티비트열(y_{1k} , y_{2k})은 이진화된 숫자로 변화된다(S3).

<53> 제1하드리미터(40a)로부터 출력된 값은 제1RSC블록(11)입력되며, 제1RSC블록(11)은 도 1의 종래기술에서 설명한 바와 같이 터보코드의 인코딩시 제1패리티비트열(Y_{1k})를 생성하는 연산과 동일한 연산을 수행한다. 수신된 터보코드의 데이터비트열(x_k)에 대해 이와 같은 연산을 행함으로써, 제1RSC블록(11)은 터보코드 송신단에서 송신한 제1패리티비트열(Y_{1k}) 즉, (Y_{11} , Y_{12} , Y_{13} , ...)의 추정치(y_{1k}^{\wedge}) 즉, (y_{11}^{\wedge} , y_{12}^{\wedge} , y_{13}^{\wedge} , ...)를 산출하게 된다(S4).

<54> 제3하드리미터(40c)로부터 출력된 값은 인터리버(15)에 입력되어 인터리빙된 후 제2RSC블록(12)입력된다. 이에 따라, 인터리버(15)와 제2RSC블록(12)은 도 1의 종래기술에서 설명한 바와 같이 터보코드의 인코딩시 제2패리티비트열(Y_{2k})를 생성하는 연산과 동일한 연산을 수행한다. 수신된 터보코드의 데이터비트열(x_k)에 대해 이와 같은 연산

을 행함으로써, 제2RSC블록(12)은 터보코드 송신단에서 송신한 제2패리티비트열(Y_{2k}) 즉, ($Y_{21}, Y_{22}, Y_{23}, \dots$)의 추정치(y_{2k}^{\wedge}) 즉, ($y_{21}^{\wedge}, y_{22}^{\wedge}, y_{23}^{\wedge}, \dots$)를 산출하게 된다(S4).

<55> 제1비교기(21)는 제1RSC블록(11)이 산출한 제1패리티비트열의 추정치(y_{1k}^{\wedge})와 제2하드리미터(40b)가 출력한 제1패리티비트열(y_{1k})을 비교한다(S5). 제1패리티비트열(y_{1k})은 짝수번째 비트가 평처링되어 있으므로 비트열이 ($y_{11}, 0, y_{13}, 0, y_{15}, 0, \dots$)과 같이 되고 제1패리티비트의 추정치는 비트열이 ($y_{11}^{\wedge}, y_{12}^{\wedge}, y_{13}^{\wedge}, y_{14}^{\wedge}, \dots$)와 같이 된다. 제1비교기(21)는 평처링되지 않은 비트에 해당되는 비트들을 순차적으로 비교하여 비교 결과를 출력한다. 즉, y_{11} 은 y_{11}^{\wedge} 과 비교되고, y_{13} 는 y_{13}^{\wedge} 와 비교된다. 마찬가지로, 제2비교기(22)는 제2패리티비트열(y_{2k})의 평처링되지 않은 비트들과 그 추정치(y_{2k}^{\wedge})를 비교하여 비교 결과를 출력한다.

<56> 제1복원기(31)는 제1비교기(21)의 비교결과에 따라 '0' 또는 제1RSC블록(11)으로부터 입력되는 값을 출력한다. 즉, 비교 결과 제1패리티비트열(y_{1k})과 그 추정치(y_{1k}^{\wedge})가 동일한 동안에는 추정치(y_{1k}^{\wedge})의 값을 출력하고, 동일하지 않은 비트가 발견되면 그 후부터는 평처링된 비트의 값들은 '0'으로 출력한다. 이와 같은 과정은 터보코드의 한 프레임이 수신되는 동안 계속되며, 한 프레임의 수신이 완료된 후에 다음 프레임이 수신되기 시작하면, 상기와 같이 비교기(21)의 비교결과에 따라 복원기(31)가 추정치(y_{1k}^{\wedge}) 또는 '0'을 출력하는 과정이 반복된다. 이에 따라, 비교 결과 제1패리티비트열(y_{1k}) 중 평처링되지 않은 비트들이 그 추정치(y_{1k}^{\wedge})와 동일한 동안에는 제1패리티비트열(y_{1k}) 중 평처링된 비트들이 그 추정치(y_{1k}^{\wedge})로 대체되게 되고(S6), 동일하지 않으면, 그 이후부터는 평처링된 비트들이 '0'으로 대체되게 된다(S7).

<57> 비교기(21)의 비교 결과 패리티비트열(y_{1k})가 그 추정치(y_{1k}^{\wedge})와 동일한 동안에는 수신되는 데이터비트열(x_k)의 값이 송신한 데이터비트열(X_k)의 값과 일치한다고 추정할 수 있으므로, 상기와 같은 과정을 통해 패리티비트열(y_{1k})의 평처링된 비트들을 복원할 수 있게 된다. 그러나, 비교 결과 상호 상이한 경우에는 패리티비트열(y_{1k})의 평처링된 비트의 복원과정이 중단되며, 통상의 경우와 같이 '0'으로 간주되게 된다. 따라서, 수신되는 데이터비트열(x_k)의 값이 송신한 데이터비트열(X_k)의 값과 불일치할 가능성이 있는 경우에는 복원과정이 중단되게 된다. 따라서, 적어도 평처링된 비트열 중 일부 또는 전부가 복원되게 된다.

<58> 제2복원기(32)의 동작도 상기와 동일하며, 이에 따라 제2복원기(32)에 의해 제2패리티비트열(y_{2k})의 평처링된 비트들의 일부 또는 전부가 그 추정치(y_{2k}^{\wedge})에 기초하여 복원되게 된다.

<59> 평처링된 비트열이 복원되어 코드율(code rate) $R=1/3$ 으로된 터보코드, 즉 하나의 데이터비트열(x_k)과 두 개의 패리티비트열(y_{1k}^{\wedge} , y_{2k}^{\wedge})로 구성된 터보코드는 도 4에 도시된 바와 같이 터보디코더(200)에 입력되며, 터보디코더(200)에 의해 디코딩되어 정보비트(d_k^{\wedge})가 추출되게 된다.

<60> 상기한 실시예에서는, 코드율 $R=1/3$ 인 터보코드가 $R=1/2$ 인 터보코드로 평처링된 경우 적용되는 프리디코더(100) 및 평처링된 터보코드의 복원방법을 설명하고 있으나, 코드율이 그 이상, 예컨대 $R=1/4$ 또는 $R=1/5$ 인 터보코드가 평처링된 경우에도 적용될 수 있을 것이다. 이와 같은 경우에는, 패리티비트열들의 추정치를 산출하기 위해 패리티비트열을 생성하기 위한 터보인코더의 구성과 동일한 구성을 갖는 다수의 RSC블록 및 인터

리버 등이 필요할 것이다. 그러나 그 원리는 상기한 바와 동일하게 구현된다.

<61> 또한, 상기한 실시예에서는 패리티비트의 각 열이 교호적으로 펼쳐링된 예, 즉, $(X_1, Y_{11}, Y_{21}, X_2, Y_{12}, Y_{22}, X_3, Y_{13}, Y_{23}, \dots)$ 인 터보코드가 $(X_1, Y_{11}, X_2, Y_{22}, \dots, X_{N-1}, Y_{1N-1}, X_N, Y_{2N})$ 과 같이 펼쳐링되어 수신단에서는 $(x_1, y_{11}, x_2, y_{22}, \dots, x_{N-1}, y_{1N-1}, x_N, y_{2N})$ 와 같이 수신된 예를 설명하고 있으나, 펼쳐링 방식에 이와 다른 경우에도 본 발명이 적용될 수 있다. 다만, 비교부(20)에서 펼쳐링되지 않은 부분만을 그 추정치와 비교하기 위해서는 터보코드의 펼쳐링 방식을 미리 알고 있어야 하며, 이 방식이 비교부(20)의 동작에 반영되어야 할 것이다.

【발명의 효과】

<62> 본 발명에 따르면, 채널을 통한 전송상의 대역 효율을 높이기 위해 펼쳐링된 터보코드를 디코딩하기 전에 프리디코더(Pre-Decoder)를 이용하여 펼쳐링된 비트들의 전부 또는 일부를 복원할 수 있게 된다. 따라서, 터보디코더의 디코딩 성능이 개선되고, MAP 방식의 터보디코더의 반복(iteration) 회수를 줄일 수 있으므로, 정확하고 신속한 디코딩 작동을 수행할 수 있게 된다.

【특허청구범위】**【청구항 1】**

데이터비트열과 복수의 패리티비트열로 구성되며 상기 패리티비트열의 일부가 평처리된 터보코드를 디코딩하는 터보디코더용 프리디코더(Pre-Decoder)에 있어서,

상기 데이터비트열에 대해 터보인코더가 상기 패리티비트열을 생성하는 연산과 동일한 연산을 수행하여, 상기 패리티비트열의 추정치를 산출하는 연산부;

복수의 상기 패리티비트열을 상기 연산부에서 산출된 상기 추정치와 각각 비교하는 비교부; 및

상기 비교부의 비교 결과 상기 패리티비트열의 각 비트가 상기 추정치의 대응되는 비트들과 동일한 경우, 상기 패리티비트열의 평처리된 비트들을 상기 추정치의 상기 평처리된 부분에 대응되는 비트의 값들로 대체함으로써 평처리된 부분을 복원하는 복원부를 포함하는 것을 특징으로 하는 터보코드용 프리디코더.

【청구항 2】

제 1항에 있어서,

상기 비교부의 비교 결과 동일하지 않은 비트가 존재하는 경우, 상기 복원부는 상기 동일하지 않은 비트 이후에 입력되는 평처리된 비트들에 대해서 소정의 값을 부여하는 것을 특징으로 하는 터보디코더용 프리디코더.

【청구항 3】

제 1항에 있어서,

상기 연산부는, 상기 패리티비트열의 개수와 동일 개수의 RSC(Recursive

Systematic Convolutional)블록, 및 상기 데이터비트열을 0회 내지 수회 인터리빙(interleaving)하여 상기 RSC블록에 각각 입력시키는 하나 이상의 인터리버(interleaver)를 포함하는 것을 특징으로 하는 터보디코더용 프리디코더.

【청구항 4】

제 1항에 있어서,

상기 연산부 및/또는 상기 비교부에 입력되는 값들을 이진화하기 위한 이진화부를 더 포함하는 것을 특징으로 하는 터보디코더용 프리디코더.

【청구항 5】

제 1항에 있어서,

디모듈레이터로부터의 전달된 상기 터보코드를 상기 데이터비트열과 복수의 상기 패리티비트열로 각각 분리하여 상기 연산부와 상기 비교부에 각각 입력시키는 디믹스(demultiplexer)를 더 포함하는 것을 특징으로 하는 터보디코더용 프리디코더.

【청구항 6】

데이터비트열과 복수의 패리티비트열로 구성되며 상기 패리티비트열의 일부가 평칭된 터보코드의 복원방법에 있어서,

수신된 터보코드로부터 상기 데이터비트열과 복수의 상기 패리티비트열을 각각 분리하는 단계;

상기 데이터비트열에 대해 터보인코더가 상기 패리티비트열을 생성하는 연산과 동일한 연산을 수행하여, 상기 패리티비트열의 추정치를 산출하는단계;

복수의 상기 패리티비트열을 상기 추정치와 각각 비교하는 단계; 및

상기 비교단계에서의 비교 결과 상기 패리티비트열의 각 비트가 상기 추정치의 대응되는 비트들과 동일한 경우, 상기 패리티비트열의 평처링된 비트들을 상기 추정치의 상기 평처링된 부분에 대응되는 비트의 값들로 대체하는 단계를 포함하는 것을 특징으로 하는 평처링된 터보코드의 복원방법.

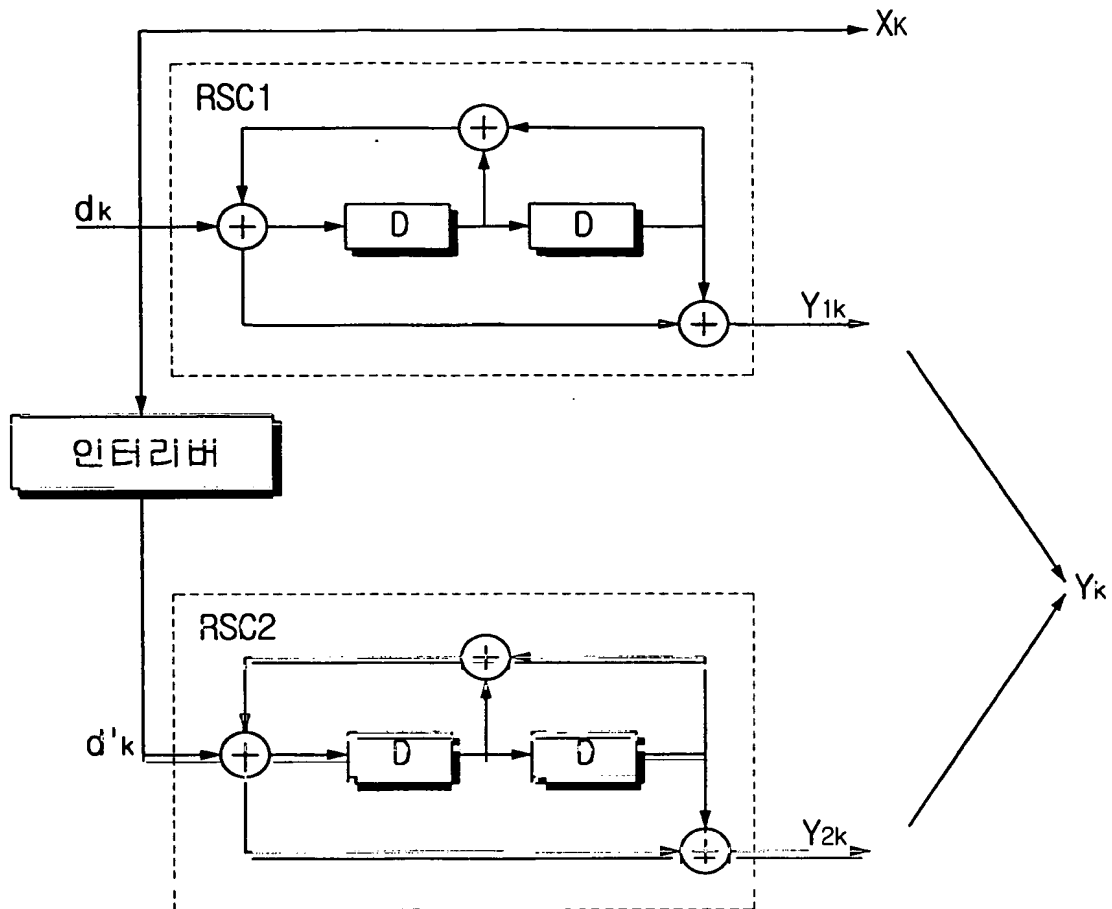
【청구항 7】

제 6항에 있어서,

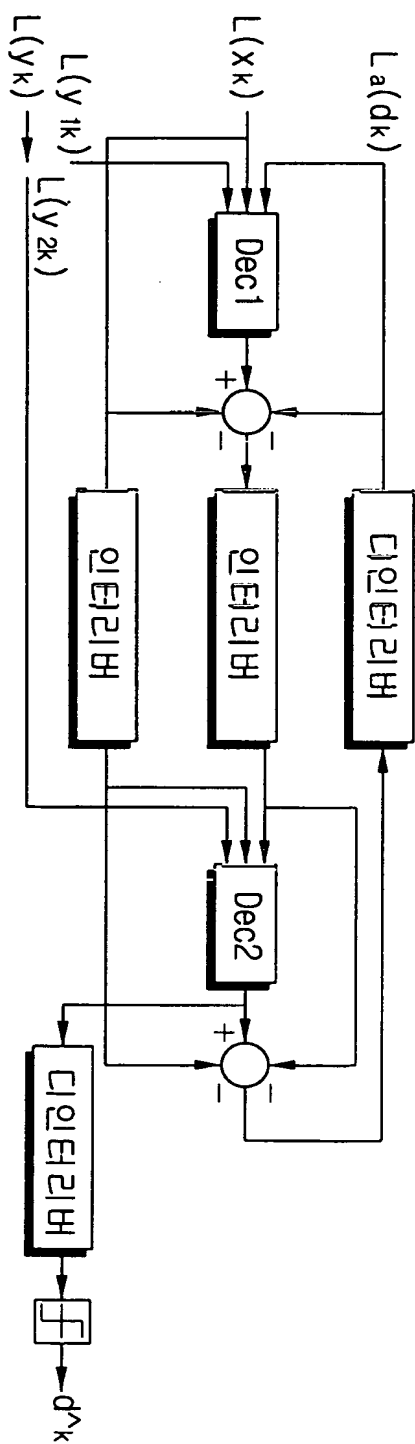
상기 비교단계에서의 비교 결과 동일하지 않은 비트가 존재하는 경우, 상기 동일하지 않은 비트 이후에 입력되는 평처링된 비트들에 대해서 소정의 값을 부여하는 단계를 더 포함하는 것을 특징으로 하는 터보코드의 복원방법.

【도면】

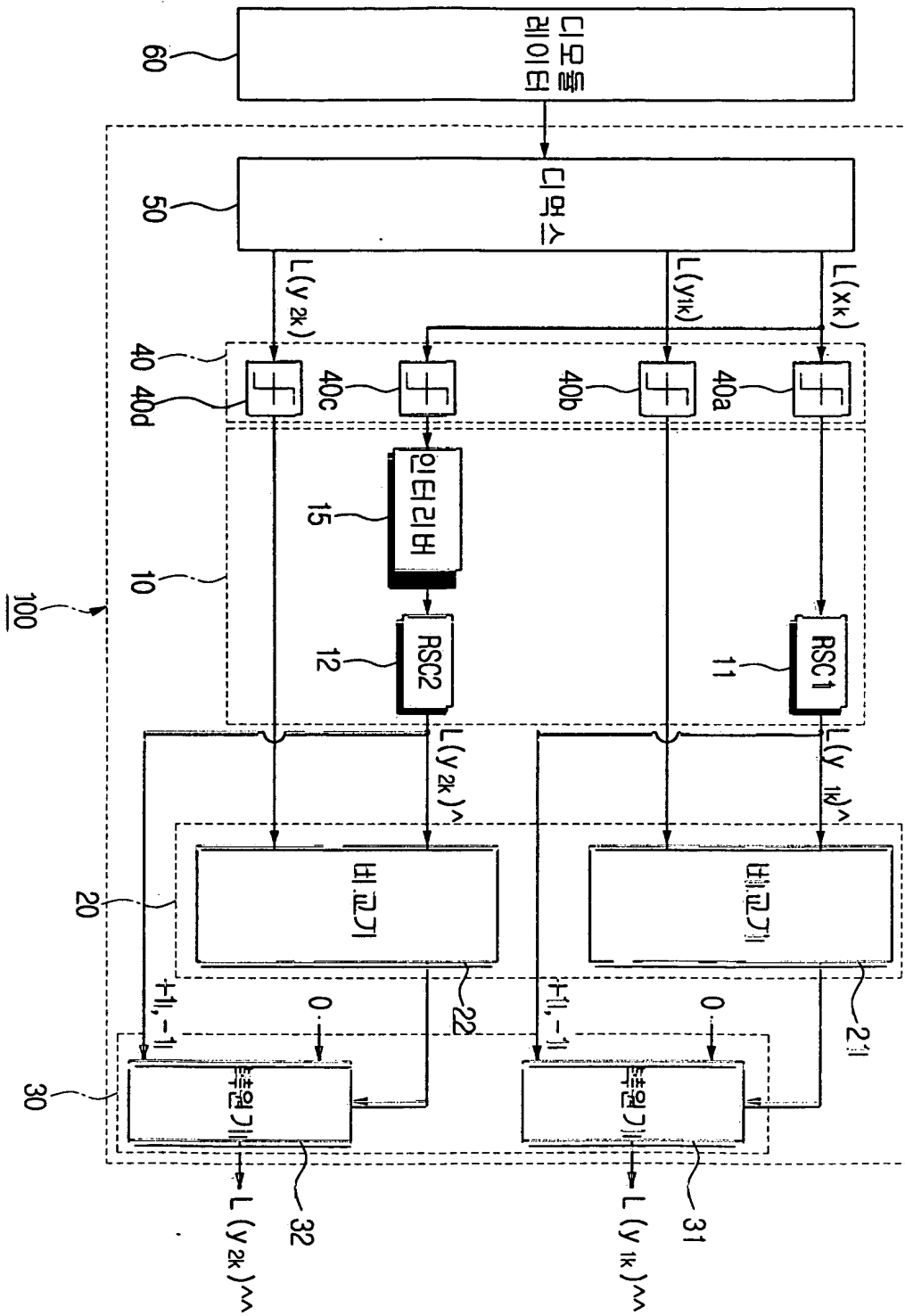
【도 1】



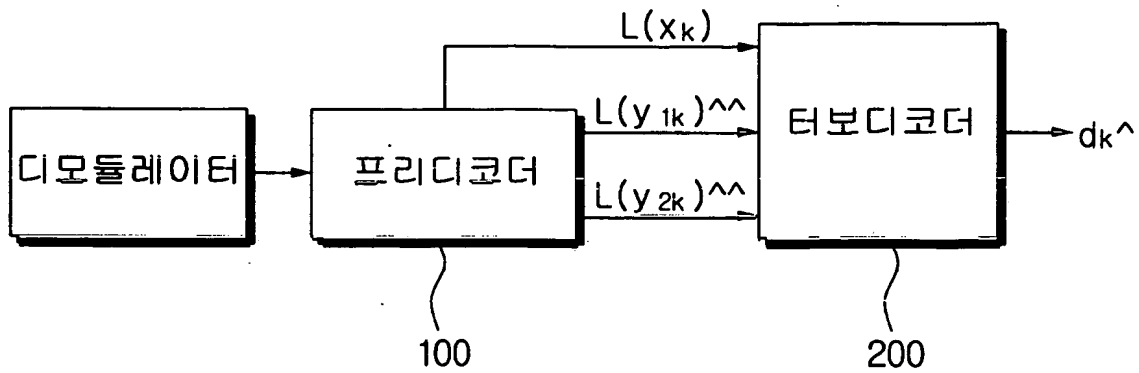
【도 2】



【표 3】



【도 4】



【도 5】

